

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **58150145 A**(43) Date of publication of application: **06.09.83**

(51) Int. Cl

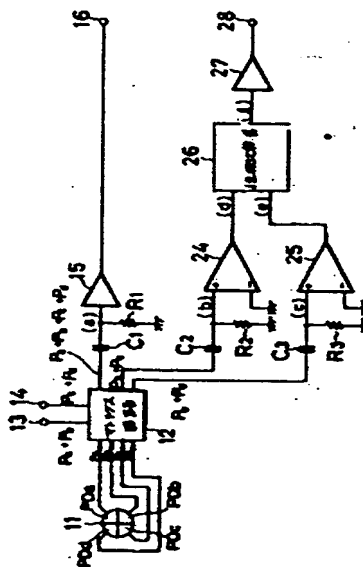
G11B 7/08(21) Application number: **57033327**(22) Date of filing: **03.03.82**(71) Applicant: **TOSHIBA CORP**(72) Inventor: **TOMIDOKORO SHIGERU
NAKANE HIROSHI
MAEDA SATORU**(54) TRACKING CONTROL CIRCUIT OF OPTICAL
DIGITAL DISC PLAYER

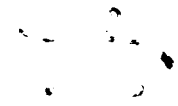
(57) Abstract:

PURPOSE: To enable accurate tracking control and to widen the effective range of tracking control, by providing a generating circuit for tracking error detection signal, a phase comparator, and a forming circuit for tracking error control signal.

CONSTITUTION: The signals $(P_a + P_c)$ and $(P_b + P_d)$ outputted from a matrix circuit 12 are supplied respectively through a DC blocking circuit consisting of capacitors C_2 , C_3 and resistors R_2 , R_3 to the non-inversion input terminals (+) of comparators 24, 25. The respective inversion input terminals (-) of the comparators 24, 25 are grounded respectively, and the respective output terminals are connected to the 1st and the 2nd input terminals of a phase comparator 26. The output terminal of the comparator 26 is connected to the output terminal 28 to which the tracking control device is connected through an amplifier circuit 27.

COPYRIGHT: (C)1983,JPO&Japio





⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58—150145

⑪ Int. Cl.³
G 11 B 7/08

識別記号 庁内整理番号
7247—5D

⑬ 公開 昭和58年(1983)9月6日

発明の数 1
審査請求 未請求

(全 8 頁)

⑭ 光学式デジタルディスクプレーヤのトラッキング制御回路

⑮ 特 願 昭57—33327

⑯ 出 願 昭57(1982)3月3日

⑰ 発 明 者 富所茂

横浜市磯子区新磯子町33番地東
京芝浦電気株式会社音響工場内

⑱ 発 明 者 中根博

横浜市磯子区新磯子町33番地東
京芝浦電気株式会社音響工場内

⑲ 発 明 者 前田悟

横浜市磯子区新磯子町33番地東
京芝浦電気株式会社音響工場内

⑳ 出 願 人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

㉑ 代 理 人 弁理士 鈴江武彦 外2名

明 細 書

1. 発明の名称

光学式デジタルディスクプレーヤのトラッキング制御回路

2. 特許請求の範囲

情報信号を符号化してなるデジタル符号化信号が複数のビット列になって記録されたディスクに対して、光ビームを照射して前記ビット列をトレースすることにより前記デジタル符号化信号を抽出す光学式デジタルディスクプレーヤにおいて、前記ビット列に対する前記光ビームの正進方向のすれに対応する位相情報を有する第1及び第2のトラッキングエラー検出信号を発生させるトラッキングエラー検出信号発生回路と、このトラッキングエラー検出信号発生回路から出力される第1及び第2のトラッキングエラー検出信号を互いに位相比較して該位相差成分に対応した信号を出力する位相比較回路と、この位相比較回路からの出力信号に基づいて前記ビット列に対する前記光ビームの正進方向の

すれを修正させるトラッキングエラー検出信号を生成するトラッキングエラー検出信号生成回路とを具備してなることを特徴とする光学式デジタルディスクプレーヤのトラッキング制御回路。

3. 発明の詳細な説明

〔発明の技術分野〕

この発明は、光学式デジタルディスクプレーヤに係り、特にそのトラッキング制御回路の改良に関する。

〔発明の技術的背景〕

近時、オーディオ信号及び画像信号等の情報信号の可及的な高忠実度高密度記録再生を目的として、該情報信号をPCM(パルスコードモジュレーション)化してなるデジタル符号化信号をダイレクトにディスクに記録し、再生時に光学式ピックアップによりディスクからデジタル符号化信号を取出して復調するようにした光学式デジタルディスクプレーヤが開発されてきている。すなわち、この種の装置は、ディスクの

一方由に情報信号をPCM化してなるデジタル符号化信号がダイレクトに凹凸のオン、オフ及びその間隙の異なるビット列になって記録されており、該ビット列に対して光学式ビクタアップから光ビームを照射するようにしている。すると、この光ビームはビット列に当って反射され、ビクタアップに受光される。このため、ビクタアップは、光の強弱と時間的な長短とを検出し、それに応じた電気的信号を出力し、ここにディスクに記録されたデジタル符号化信号が取出されるものである。

ところで、上記のような光学式デジタルディスクプレーヤにおいて、特に肝要なことは、デジタル符号化信号を明確に読出すために、ビクタアップに対して、その光ビームがビット列からずれることなく、つまりトラッキングエラーを生ずることなく正確にビット列上をトレースするように、トラッキング制御(トラッキングサーボ)を施すことである。第1図はこのような従来のトラッキング制御手段を示すものであ

($P_b + P_d$)なる5種類の信号を生成して出力するものである。このうち、($P_a + P_b$)及び($P_c + P_d$)なる信号は、接続端子13, 14を介して、図示しないフォーカスエラー信号生成回路に供給される。また、上記($P_a + P_b + P_c + P_d$)なる信号は、コンデンサC1、抵抗R1よりなる低通阻止回路及び増幅回路15を介した後、RF信号出力端子16に供給されるとともに、立上りエッジ検出回路17及び立下りエッジ検出回路18をそれぞれ介して、サンプルホールド回路19, 20の制御端にそれぞれ供給される。

さらに、上記マトリクス回路12から出力される($P_a + P_c$)及び($P_b + P_d$)なる信号は、比較回路21の非反転入力端(+)及び反転入力端(-)にそれぞれ供給される。この比較回路21は上記($P_a + P_c$)なる信号と($P_b + P_d$)なる信号との差をとるもので、結局($P_a + P_c$) - ($P_b + P_d$)なる信号を、上記サンプルホールド回路19, 20の各入力端に出力する。また、

る。すなわち、第1図において、11は光学式ビクタアップの受光部分であるフォトディテクタで、図示の如く4つの受光領域PD_a乃至PD_dを備えたいわゆる4分割方式に構成されている。そして、このフォトディテクタ11の4つの受光領域PD_a乃至PD_dは、図示しないディスクに当って反射された光ビームが受光されると、それぞれその光の強さに応じた電圧レベルの信号を、各別に放立して出力するものである。ただし、各受光領域PD_a乃至PD_dは、同じ強さの光が受光された場合には、同一レベルの電圧信号を出力するように設定されている。

そして、上記フォトディテクタ11の4つの受光領域PD_a乃至PD_dからの各出力電圧信号は、マトリクス回路12の4つの入力端にそれぞれ供給される。ここで、上記フォトディテクタ11の4つの受光領域PD_a乃至PD_dから出力される各電圧信号をそれぞれP_a乃至P_dとすると、上記マトリクス回路12は、($P_a + P_b$)、($P_c + P_d$)、($P_a + P_b + P_c + P_d$)、($P_a + P_c$)、

上記サンプルホールド回路19, 20からの各出力は、比較回路21の非反転入力端(+)及び反転入力端(-)にそれぞれ供給される。この比較回路21は、サンプルホールド回路19, 20からの出力信号を演算して、その信号を出力端子22を介して図示しないトラッキング制御装置に供給するものである。

上記のような構成となされた従来のトラッキング制御手段において、第2図に示すタイミング図を参照してその動作を説明する。なお第2図(a)乃至(d)に示すタイミング図は、それぞれ第1図中b乃至c点の波形を示している。まず、第2図(a)において、(i)乃至(iv)はそれぞれディスクに記録されたビット列の一部を示すもので、同図中○印は照射された光ビームのビームスポットを示すものである。そして、今、ビット列(i)に注目した場合、ビームスポットが図中長円形状で示すビット上になく場合と、ビームスポットがビット上にある場合とで反射率が異なるものであるから、ここで第1図中b点に矢われ

る($P_a + P_b + P_c + P_d$)なる信号の波形を、第2図(b)に示すように、ビームスポットがビット上に位置する時、電圧レベルの高い交流波形となるように設定する。

このようにすると、第1図中、点に矢印される($P_a + P_c$) - ($P_b + P_d$)なる信号波形は、第2図(c)に示す交流波形となる。なお、第2図(c)に示す波形は、ビームスポットが完全にビット上にある場合に、電圧上「0」レベルとなる。そして、第2図(b)に示す交流信号は、立上り及び立下りエッジ検出回路17, 18に供給される。この立上り及び立下りエッジ検出回路17, 18は、第2図(b)に示す交流信号の立上り及び立下りの「0」レベルクロス点で、第2図(d), (e)に示すようなパルス信号を出力するものである。そして、サンプルホールド回路19, 20は、上記立上り及び立下りエッジ検出回路17, 18からパルス信号が出力される毎に、そのときの第2図(c)に示す交流信号のレベルをホールドして、結局第2図(f), (g)に示す信号を比較回

路22に出力する。すると、比較回路22は第2図(f)に示す信号から同図(g)に示す信号を減算し、出力端子23には第2図(h)に示す信号が出力され、この信号がトラッキングエラー制御信号となるものである。

すなわち、上記トラッキングエラー制御信号は、ビームスポットがビット列(II)に対して第2図(a)中上方及び下方(つまり正逆方向)にずれている場合、負電圧及び正電圧となっており、ともに、ずれの量に応じて電圧レベルの絶対値が大きくなっている。したがって、トラッキングエラー制御信号の正負極性でビームスポットの正逆移動方向を決め、電圧レベルの絶対値の大きさで正逆方向の移動量を決めるように、前記トラッキング制御装置を設定しておくことにより、トラッキング制御を行なうことができるものである。

〔背景技術の問題点〕

しかしながら、上記のようを従来のトラッキング制御手段では次のような問題がある。まず、

第2図(a)に示すトラッキングエラー制御信号を得るための第2図(f), (g)に示す信号は、いずれも第2図(c)に示す交流信号の電圧レベルつまり振幅をサンプルホールドして得るようにしている。ところが、第2図(c)に示す交流信号は、フォトディテクタ11からの出力信号を演算して得られたものであるから、例えばディスクに照射する光ビームの強さが変動すると、その変動分はそのまま第2図(c)に示す交流信号の振幅に表われることになり、ひいては正確なトラッキング制御を行なうことができないという問題がある。また、この問題は、デジタルディスクプレーヤ全体の光学系に導入されるノイズ成分(特にピンホール等によって生じるパルス)やフォトディテクタ11の4つの受光領域PD₁乃至PD₄の感度のばらつき等、種々の原因によっても生じるものである。

さらに、上記トラッキングエラー制御信号は、例えば第2図(a)中期間T₁に示すように、負特性(つまり同図中右下り)になっている期間が

長く存在する。そして、この期間T₁の間は、ビームスポットがビット列とビット列との間にある場合であり、特定のビット列に対するトラッキング制御に供していないものである。すなわち、例えば第2図(a)中ビット列(II)の特定のビットに注目すると、そのビットに対して実質的にトラッキング制御を行ない得る期間は、第2図(a)中期間T₁の間だけでトラッキング制御の有効範囲が小さいという問題もある。

また、立上り及び立下りエッジ検出回路17, 18やサンプルホールド回路19, 20等も、高速動作するものが要求されるため、構成が複雑化するとともに、経済的にも不利になるものである。

〔発明の目的〕

この発明は上記事情を考慮してなされたもので、例えばディスクに照射される光ビームの強さの変動やその他の光学系に導入されるノイズ成分に影響されず、正確にトラッキング制御をなし得るとともに、トラッキング制御の有効範

図も広くし得る極めて良好な光学式アナログアイスタブレーヤのトラッキング制御回路を提供することを目的とする。

〔発明の概要〕

すなわち、この発明は、ビット列に対する光ビームの正逆方向のずれに対応する位相情報を有する第1及び第2のトラッキングエラー検出信号を発生させるトラッキングエラー検出信号発生回路と、このトラッキングエラー検出信号発生回路から出力される第1及び第2のトラッキングエラー検出信号を互いに位相比較して該位相差成分に対応した信号を出力する位相比較回路と、この位相比較回路からの出力信号に基づいて前記ビット列に対する前記光ビームの正逆方向のずれを修正させるトラッキングエラー制御信号を生成するトラッキングエラー制御信号生成回路とを具備してなることを特徴とするものである。

〔発明の実施例〕

以下、この発明の一実施例について図面を参

入力端子29は、ノット回路N₁を介した後、DFF D₁のクロック端Cに接続されるとともに、DFF D₁のクリアー入力端CLに接続されている。

一方、上記位相比較器26の第2の入力端子30は、DFF D₁のクリアー入力端CLに接続されるとともに、DFF D₁のクロック端Cに接続されている。また、上記第2の入力端子30は、ノット回路N₂を介した後、DFF D₁のクリアー入力端CLに接続されるとともに、DFF D₁のクロック端Cに接続されている。ここで、上記各DFF D₁乃至D₂のD入力端Dは、共通接続されてハイレベル（以下Hレベル）の信号が供給された信号端子31に接続されている。また、上記DFF D₁、D₂の出力端Qは、それぞれ抵抗R₁、R₂を介して共通接続され、その接続点はコンデンサC₁を介して接地されるとともに、比較回路22の非反転入力端(+)に接続されている。さらに、上記DFF D₁、D₂の出力端Qは、それぞれ抵抗R₃、R₄を介して

特開昭58-150145(4)

照して詳細に説明する。第3図において、第1図と同一部分には同一記号を付して示し、ここでは異なる部分についてのみ述べる。すなわち、マトリクス回路12から出力される(P_a+P_b)及び(P_b+P_d)なる信号は、それぞれコンデンサC₂、C₃及び抵抗R₅、R₆よりなる直流阻止回路を介して、比較回路24、25の非反転入力端(+)に供給される。この比較回路24、25の各反転入力端(-)は、それぞれ接地され、各出力端は後述する位相比較器26の第1及び第2の入力端子に接続されている。そして、上記位相比較器26の出力端子は、増幅回路27を介して、前記トラッキング制御装置が接続された出力端子28に接続されている。

ここで、第4図は上記位相比較器26の詳細を示すものである。すなわち、位相比較器26の第1の入力端子29は、Dタイプフリップフロップ（以下DFFという）D₁のクロック端Cに接続されるとともに、DFF D₁のクリアー入力端CLに接続されている。また、上記第1の

共通接続され、その接続点はコンデンサC₁を介して接地されるとともに、上記比較回路22の反転入力端(-)に接続されている。そして、この比較回路22の出力端は、出力端子32に接続されている。

上記のような構成において、以下第5図を参照してその動作を説明する。なお、第5図(a)乃至(d)は、それぞれ第3図及び第4図中、乃至4点の波形を示している。すなわち、マトリクス回路12から出力される(P_a+P_b+P_c+P_d)、(P_a+P_b)、(P_b+P_d)なる3つの信号は、それらのマトリクス回路12の出力端に接続された直流阻止回路によって交流分が取出され、図5(a)乃至(d)点には、ビームスポットとビット列との相互位置に応じて先に述べたのと同様に、第5図(a)乃至(d)に示す交流信号が出力される。このうち、第5図(b)、(c)に示す交流信号は、ビームスポットがビット列上に正確に位置してトラッキングエラーがない場合には、位相差が零となる。また、第5図(b)、(c)に示す

交流信号は、ビット列に対するビームスポットの正逆方向のずれに対して、一方の交流信号の位相を基準とすると他方の交流信号の位相が進みまたは遅れるもので、そのずれの大きさに応じて位相差が変わるものである。

そして、上記第5図(b)、(c)に示す交流信号は、比較回路26、28によって、基準電位（この場合接地電位つまり「0」電位）とそれぞれ電圧比較されることにより、第3図d、e点には第5図(d)、(e)に示すような、第5図(b)、(c)に示す交流信号とそれぞれ同位相なパルス状の信号が、第1及び第2のトラッキングエラー検出信号として出力される。すなわち、この第1及び第2のトラッキングエラー検出信号も、それらの位相関係において、第5図(b)、(c)に示す交流信号と同等の性質を有している。

このようにして得られた第1及び第2のトラッキングエラー検出信号は、位相比較部26の第1及び第2の入力端子29、30にそれぞれ供給される。この位相比較部26は第1及び第2

C₁に充放電が行なわれる。ここで、上記第1及び第2のトラッキングエラー検出信号の位相差は、ビット列に対するビームスポットのずれが大きくなる程、大きくなるものであるから、これに伴って、第5図(f)乃至(i)に示すパルス信号の幅も変化する。このため、第4図中1、k点には、第5図(j)、(k)に示すような充放電波形が生じる。そして、この第5図(j)、(k)に示す信号は、比較回路32で演算されて、第5図(l)に示す信号が、トラッキングエラー制御信号として出力される。このトラッキングエラー制御信号は、コンデンサC₂、C₃による充放電電圧であるが、実線と第5図(l)中二点鎖線で示す時のときり曲状の信号と考えると間違のないものである。

ここで、上記トラッキングエラー制御信号は、ビット列に対するビームスポットの正逆方向のずれに応じて負電圧及び正電圧となっており、ともに、ずれの量に応じて電圧レベルの絶対値が大きくなっている。このため、上記トラッ

特開昭58-150145(5)

2のトラッキングエラー検出信号を周波数及び位相比較するもので、まず例えば第2のトラッキングエラー検出信号の位相を基準とした場合、これに対して第1のトラッキングエラー検出信号の位相が進んでいるときDFF D₁、D₂が駆動され、遅れているときDFF D₁、D₂が駆動されて、結局第1及び第2のトラッキングエラー検出信号の位相差分に対応したパルス信号を生成する。すなわち、DFF D₁、D₂の出力端Qには、第5図(f)、(g)にそれぞれ示すように、第1及び第2のトラッキングエラー検出信号の立上りの位相差分及び立下りの位相差分に対応したパルス信号が出力される。また、DFF D₁、D₂の出力端Qには、第5図(h)、(i)にそれぞれ示すように、第1及び第2のトラッキングエラー検出信号の立上りの位相差分及び立下りの位相差分に対応したパルス信号が出力される。

そして、第5図(j)、(k)に示すパルス信号によってコンデンサC₂に充放電が行なわれ、第5図(l)、(i)に示すパルス信号によってコンデンサ

ングエラー制御信号を出力端子33、増幅回路37及び出力端子38を介して前記トラッキング制御装置に供給することにより、ここにトラッキング制御がなされるものである。

したがって、上記実施例のような構成によれば、マトリクス回路13から出力される(P₁+P₂)及び(P₃+P₄)なる信号に基づいて生成される第1及び第2のトラッキングエラー検出信号の位相差成分からトラッキングエラー制御信号を生成するようにしたので、ディスクに照射される光ビームの強さが変化したり、アナログディスクプレーヤ全体の光学系にノイズ成分が流入されたり、フォトディテクタ11の4つの受光領域PD₁乃至PD₄の感度のばらつき等によって、上記(P₁+P₂)及び(P₃+P₄)なる信号の電圧レベルつまり振幅が変化しても、トラッキングエラー制御信号には何ら影響を及ぼさず、正確なトラッキング制御を行なうことができるものである。また、第5図(l)から明らかなようにトラッキングエラー制御信号が、ある特定の

ビットに対して実質的にトラッキング制御を行ない得る期間 T_1 が従来に比して長くなり、トラッキング制御の有効範囲を広くすることができる。さらに、構成も極めて経済的に有利になるものである。

なお、この発明は上記実施例に限定されるものではなく、この外その他の変形を施さない範囲で種々変形して実施することができる。

〔発明の効果〕

したがって、以上詳述したようにこの発明によれば、例えばディスクに照射される光ビームの強さの変動やその他の光学系に混入されるノイズ成分に影響されず正確にトラッキング制御をなし得るとともに、トラッキング制御の有効範囲も広くし得る極めて良好な光学式デジタルディスクプレーヤーのトラッキング制御回路を提供することができる。

4. 図面の簡単な説明

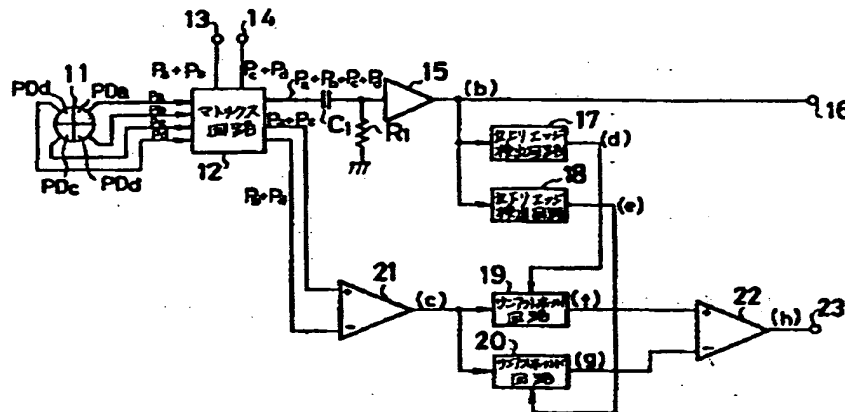
第1図は従来の光学式デジタルディスクプレーヤーのトラッキング制御手段を示すブロック図

路構成図、第2図(a)乃至(b)はそれぞれビット列とビームスポットとの関係を示す平面図及び第1図の各部のタイミング図、第3図はこの発明に係る光学式デジタルディスクプレーヤーのトラッキング制御回路の一例を示すブロック図構成図、第4図は同実施例の要部を示すブロック図構成図、第5図(a)乃至(d)はそれぞれ同実施例の各部のタイミング図である。

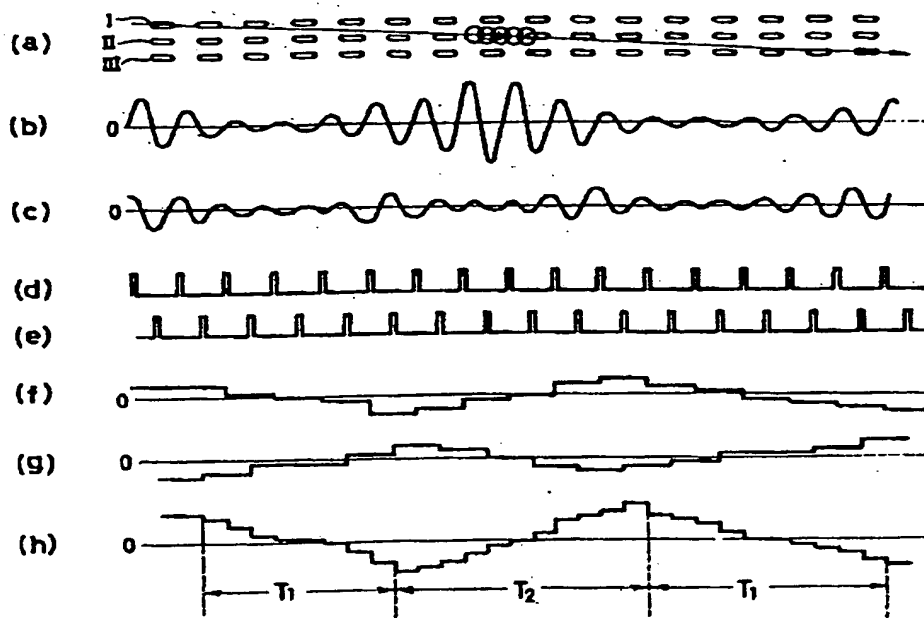
11—フォトダイナクタ、12—マトリクス回路、13, 14—接続端子、15—増幅回路、16—RF信号出力端子、17—立上りエッジ検出回路、18—立下りエッジ検出回路、19, 20—サンプルホールド回路、21, 22—比較回路、23—出力端子、24, 25—比較回路、26—位相比較器、27—増幅回路、28—出力端子、29—第1の入力端子、30—第2の入力端子、31—信号端子、32—比較回路、33—出力端子。

出版人代理人 弁理士 鈴 江 武 彦

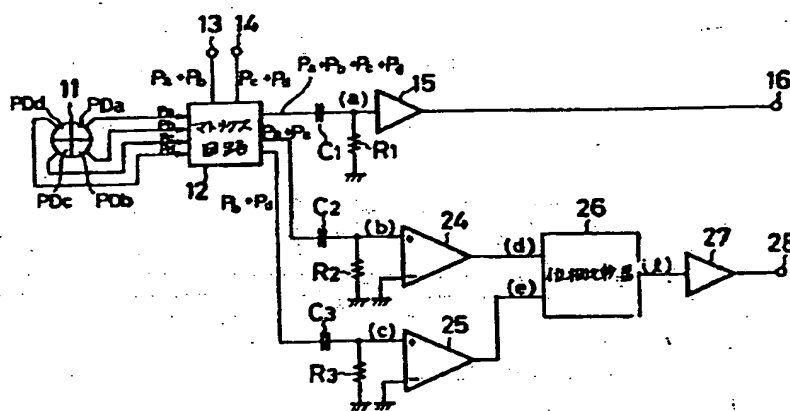
第 1 図



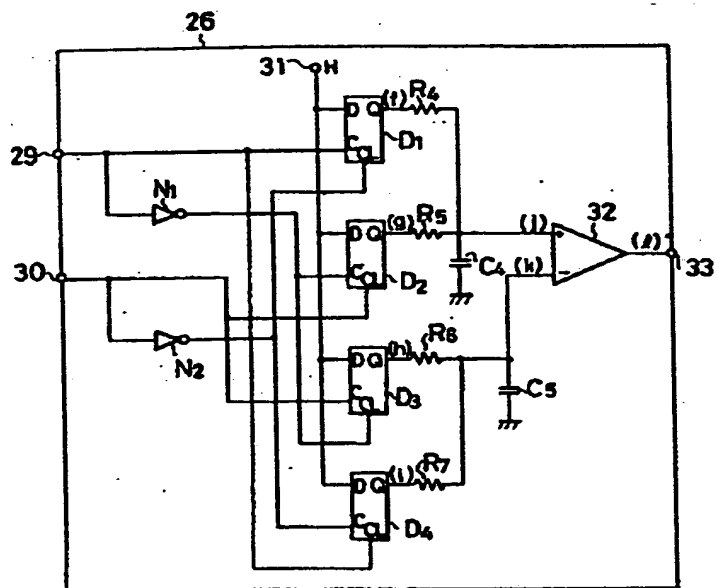
第 2 圖



第 3 圖



第 4 圖



第 5 圖

